

@techreport{TR-IC-09-43,  
number = {IC-09-43},  
author = {Rafael Auler and Paulo Cesar Centoducatte and  
Alexandro  
Baldassin},  
title = {Um sistema de ligação dinâmica independente de  
arquitetura  
baseado em ADL},  
month = {November},  
year = {2009},  
institution = {Institute of Computing, University of Campinas},  
note = {In Portuguese, 34 pages.  
\par\selectlanguage{brazil}\textbf{Resumo}  
Diferentes instruções são implementadas em processadores  
com  
conjunto de instruções específico para a aplicação (ASIPs  
-  
Application Specific Instruction-Set Processors),  
motivados  
pela necessidade de especializar o processador para  
uma  
determinada carga de software em uma plataforma embarcada.  
Para  
que o projeto seja concluído em tempo viável, é  
importante  
reduzir os esforços necessários para construir ferramentas  
de  
desenvolvimento de software e simuladores para a  
nova  
plataforma. Para isso, simuladores e demais ferramentas  
podem  
ser automaticamente sintetizados baseados na descrição  
da  
arquitetura do processador. Neste relatório técnico  
discutimos  
o projeto de um sistema completo de ligação  
dinâmica  
independente de arquitetura alvo, compreendendo a capacidade  
de  
geração automática de ligadores: um ligador de tempo  
de  
compilação e um carregador para ligação em tempo de execução.  
O  
sistema, entretanto, é dependente de arquivo objeto e adota  
o  
formato ELF. O carregador utilizado foi  
especificamente  
construído para este projeto de modo que não dependemos  
do  
carregador da biblioteca glibc. O objetivo principal é o  
fácil  
redirecionamento para aplicação em um processador alvo bem  
como  
às suas respectivas regras da interface binária da

aplicação  
(ABI - Application Binary Interface). Tais  
informações  
dependentes do alvo são extraídas automaticamente de um  
modelo  
descrito em uma linguagem de descrição de arquiteturas (ADL  
-  
Architecture Description Language). O estudo foca  
a  
implementação na ADL ArchC, e testes de validação para  
a  
arquitetura ARM são apresentados, acompanhados de uma  
breve  
análise dos resultados experimentais para o simulador.

`\par\selectlanguage{english}\textbf{Abstract}`  
Different instructions are implemented by Application  
Specific  
Instruction-Set Processors (ASIPs), motivated by the need  
of  
processor specialization to a known software load in  
an  
embedded platform. In order to meet time demands, it  
is  
critical to reduce necessary efforts to build  
software  
development tools and simulator for the platform  
under  
development. To address this problem, simulators and  
other  
tools can be automatically generated based on a  
processor  
architecture description. In this technical report we  
discuss  
the project of a complete architecture independent  
dynamic  
linking system: the linker for compile-time and loader  
for  
run-time. The system is object file dependent and relies on  
the  
flexible ELF. Our loader is specifically designed for  
this  
project and we don't depend upon glibc's loader. The  
main  
purpose is to be easily retargetable for application in  
a  
target processor and respective Application Binary  
Interface  
(ABI) rules. These target specific information are  
extracted  
from an Architecture Description Language (ADL) model.  
Our  
study focuses in the ADL ArchC, and validation tests for  
the  
ARM architecture are presented.

}  
}